

A25 - Génération de signaux d'horloge

But : réaliser différentes horloges pour l'informatique et l'instrumentation

I- Horloge à quartz

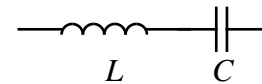
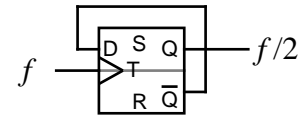
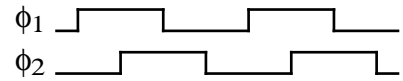
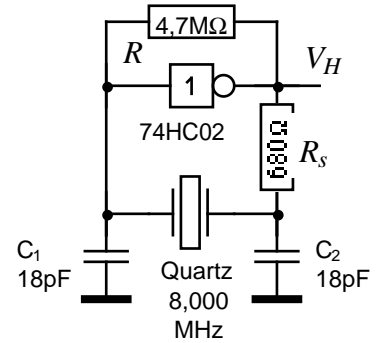
1) Etude expérimentale

a) Réaliser le montage ci-contre et mesurer la fréquence du signal de sortie V_H .

b) Dans les systèmes numériques on a souvent besoin d'une horloge "à deux phases", générant deux signaux carrés (notés ϕ_1 et ϕ_2) décalés l'un par rapport à l'autre d'un quart de période.

A partir du circuit précédent donner le schéma d'une horloge à deux phases de fréquence $f = 4$ MHz.

Rappel : une bascule D (par ex. : 74HC74) connectée en bascule T permet de diviser la fréquence d'un signal par 2 :



2) Etude théorique de l'oscillateur à quartz

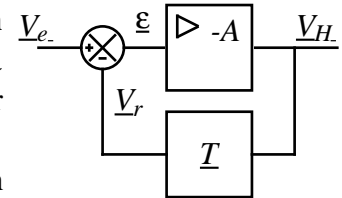
Le schéma équivalent du quartz est donné (pour le mode de fonctionnement appelé "résonance série"), avec les valeurs numériques suivantes :

$$L = 18,847 \text{ mH} ; C = 21 \text{ fF} \text{ (1 femtofarad} = 10^{-15} \text{ F)}.$$

a) Etablir l'expression de l'impédance $Z(\omega)$ du quartz.

b) On appelle "fréquence de résonance série" la fréquence f_s pour laquelle $Z = 0$. Calculer f_s (précision de calcul : 10^{-8}).

c) La porte logique NON associée à la résistance R est assimilable à un amplificateur de gain $-A$ (purement réel). On en déduit le schéma fonctionnel du montage en boucle fermée (cf cours A21 p 12). Détailler le schéma électrique de la chaîne de retour.



d) Etablir la fonction de transfert en boucle fermée $\underline{F} = \underline{V}_H / \underline{V}_e$ en fonction de A et de $\underline{T} = \underline{V}_r / \underline{V}_H$.

e) On pose : $\underline{T} = \mathcal{R}_e + j \mathcal{I}_m$. Sachant que le système en boucle fermée oscille lorsque le dénominateur de la fonction $\underline{F}(\omega)$ tend vers 0, quelles sont les conditions d'oscillation sur $|\underline{T}|$ et $\mathcal{I}_m(\underline{T})$?

$$f) \text{ On montre que } \underline{T} = \frac{1}{\left(1 + \frac{C_1}{C} - LC_1\omega^2\right) + j\omega R_s C_1 C_2 \left(\frac{1}{C_1} + \frac{1}{C_2} + \frac{1}{C} - L\omega^2\right)}.$$

En déduire la fréquence f_{osc} de l'oscillateur (précision de calcul : 10^{-8}), ainsi que la valeur du gain A à cette fréquence.

II- Oscillateur astable à circuit RC. Relais temporisés électroniques.

1) Minuterie multifonction

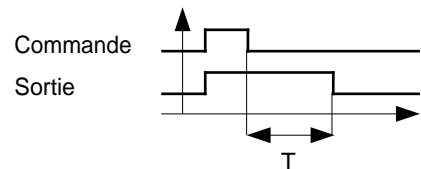
On utilise une minuterie multifonction de marque CROUZET, référence TUR3 (documentation jointe). Les fonctions que cette minuterie peut réaliser sont désignées par les lettres : A, At, B, C, H, Ht, Di, D, Ac, Bw.

a) Quelle(s) fonction(s) doit-on choisir pour obtenir : un clignotant, un monostable, un retard à l'enclenchement ? Réaliser le montage clignotant, en précisant le schéma de câblage.

Illustrer chaque réponse par un chronogramme.

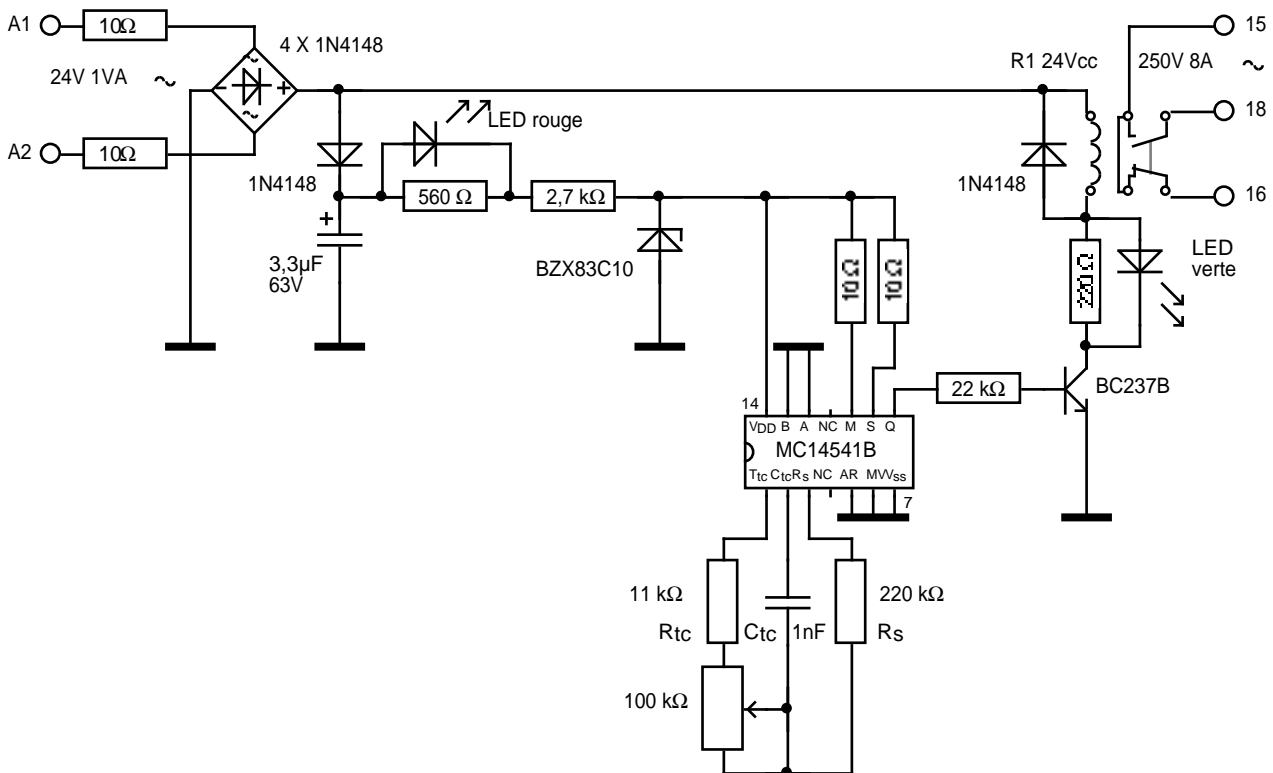
b) Quelle est la différence entre les fonctions Ac et Bw ?

c) A quelle fonction correspond le chronogramme ci-contre ?



2) Clignotant

On donne le schéma d'un relais temporisé électronique monofonction clignotant, ainsi que la documentation concernant le circuit intégré MC14541 (oscillateur programmable).



a) D'après la documentation, quelle est la relation donnant la période des oscillations en fonction des composants externes R_{tc} et C_{tc} ? (calculer T_{min} et T_{max})

b) En déduire la gamme de fonctionnement (exprimée en secondes) de ce clignotant.

⚠ Tenir compte de l'état des entrées de programmation A et B.

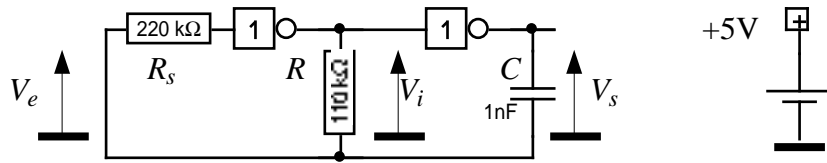
c) Simplifier le schéma donné dans la documentation figure 3.

⚠ Symbole US : NON : ou ; ET : ; OU :

⚠ Tenir compte de l'Auto Reset et du Master Reset, dont on déduira l'état du Reset Interne.

3) Oscillateur astable à portes CMOS

a) Réaliser le circuit ci-contre à l'aide de portes 4001 ou 4011.



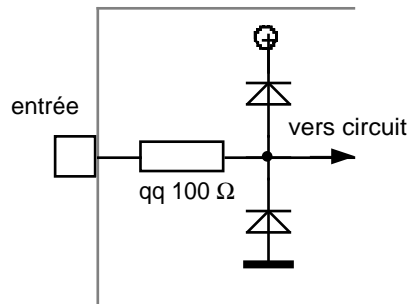
Relever les tensions V_e , V_i , V_s .

b) D'après le graphe de $V_e(t)$, établir la relation qui lie la période T des oscillations à R et C . Vérifier que ce résultat est proche du résultat qu'on obtient par la formule indiquée par le constructeur du circuit intégré (cf §II-2-a ci-dessus).

Rappel : un arc d'exponentielle a pour équation : $v(t) = (V_0 - V_\infty)e^{-\frac{t}{\tau}} + V_\infty$

c) Court-circuiter la résistance R_s . Que constate-t-on ? Expliquer le phénomène observé après avoir relevé de nouveau $v_A(t)$.

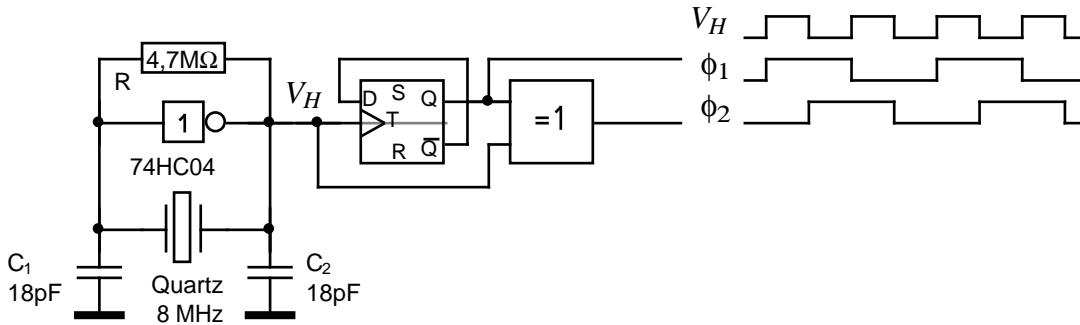
⚠ Tenir compte du réseau de protection à diodes des entrées des portes CMOS (cf TP A23 - Monostable) :



COMMENTAIRES

I- Horloge à quartz

1) *Etude expérimentale* : par ex. :



2) *Etude théorique de l'oscillateur à quartz*

a) schéma réel : $Z = jL\omega + \frac{1}{jC\omega} = j\left(L\omega - \frac{1}{C\omega}\right)$

b) $L\omega - \frac{1}{C\omega} = 0 \Rightarrow LC\omega^2 = 1 \Rightarrow f_s = \frac{1}{2\pi\sqrt{LC}} = 7\,999\,989 \text{ Hz}$;

d) $\left. \begin{matrix} V_H = -A\varepsilon \\ \varepsilon = V_e - V_r \\ V_r = T \cdot V_H \end{matrix} \right\} \Rightarrow V_H = -A(V_e - T \cdot V_H) \Rightarrow \underline{F} = \frac{V_H}{V_e} = \frac{-A}{1 - AT}$

e) $F = \frac{1}{AT-1} \rightarrow \infty \Rightarrow \begin{cases} AT = 1 \Rightarrow T = \frac{1}{A} \\ A \text{ et } 1 \text{ réels} \Rightarrow T \text{ réelle} \Rightarrow \mathcal{I}m(T) = 0 \end{cases}$

f) $\text{Im}(T) = \omega R_s C_1 C_2 \left(\frac{1}{C_1} + \frac{1}{C_2} + \frac{1}{C} - L\omega^2 \right) = 0 \Rightarrow f_{osc} = \frac{1}{2\pi} \sqrt{\frac{1}{L} \left(\frac{1}{C_1} + \frac{1}{C_2} + \frac{1}{C} \right)} = 8\,009\,316,5 \text{ Hz}$;
 $A \approx 1$

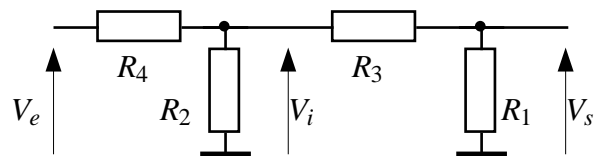
3) *Démonstration de la relation* :

$$\underline{T} = \frac{1}{\left(1 + \frac{C_1}{C} - LC_1\omega^2\right) + j\omega R_s C_1 C_2 \left(\frac{1}{C_1} + \frac{1}{C_2} + \frac{1}{C} - L\omega^2\right)}$$

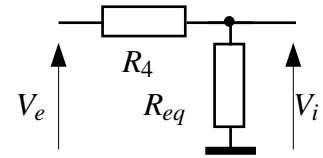
3-1) Calcul préliminaire : application de la règle du pont diviseur de tension au montage équivalent vu en courant continu :

$T = \frac{V_s}{V_e} = \frac{V_s}{V_i} \cdot \frac{V_i}{V_e}$ avec :

* $\frac{V_s}{V_i} = \frac{R_1}{R_3 + R_1}$



$$* \frac{V_i}{V_e} = \frac{R_{eq}}{R_4 + R_{eq}} \quad \text{en posant : } R_{eq} = \frac{R_2(R_3 + R_1)}{R_2 + R_3 + R_1}$$



(R_{eq} est la résistance équivalente à l'ensemble des résistances R_2 parallèle à $R_3 + R_1$)

$$\Rightarrow \frac{V_i}{V_e} = \frac{\frac{R_2(R_3 + R_1)}{R_2 + R_3 + R_1}}{R_4 + \frac{R_2(R_3 + R_1)}{R_2 + R_3 + R_1}} = \frac{R_2(R_3 + R_1)}{R_4(R_2 + R_3 + R_1) + R_2(R_3 + R_1)} = \frac{R_2(R_3 + R_1)}{(R_4 + R_2)(R_3 + R_1) + R_4 R_2}$$

$$* \text{D'où : } T = \frac{V_s}{V_e} = \frac{V_s}{V_i} \cdot \frac{V_i}{V_e} = \frac{R_1}{R_3 + R_1} \cdot \frac{R_2(R_3 + R_1)}{(R_4 + R_2)(R_3 + R_1) + R_4 R_2} = \frac{R_1 R_2}{(R_4 + R_2)(R_3 + R_1) + R_4 R_2}$$

3-2) En alternatif, cette relation devient :

$$\underline{T} = \frac{\underline{V}_s}{\underline{V}_e} = \frac{\underline{Z}_1 \underline{Z}_2}{(\underline{Z}_4 + \underline{Z}_2)(\underline{Z}_3 + \underline{Z}_1) + \underline{Z}_4 \underline{Z}_2}$$

3-3) Il est plus simple de représenter les condensateurs C_1 et C_2 par leur admittance. On écrit donc \underline{T} sous la forme (après division par $\underline{Z}_1 \underline{Z}_2$) :

$$\underline{T} = \frac{1}{(1 + \underline{Z}_4 \underline{Y}_2)(1 + \underline{Z}_3 \underline{Y}_1) + \underline{Z}_4 \underline{Y}_1}$$

$$\text{avec : } \underline{Z}_4 = R_s, \underline{Y}_2 = jC_2\omega, \underline{Y}_1 = jC_1\omega, \underline{Z}_3 = \frac{1}{jC\omega} + jL\omega = \frac{1 - LC\omega^2}{jC\omega}$$

Il vient :

$$\underline{T} = \frac{1}{(1 + R_s jC_2\omega) \left(1 + \frac{1 - LC\omega^2}{jC\omega} jC_1\omega \right) + R_s jC_1\omega}$$

$$\underline{T} = \frac{1}{(1 + R_s jC_2\omega) \left(1 + \frac{C_1}{C} - LC_1\omega^2 \right) + R_s jC_1\omega}$$

$$\underline{T} = \frac{1}{\left(1 + \frac{C_1}{C} - LC_1\omega^2 \right) + j\omega R_s \left[C_2 \left(1 + \frac{C_1}{C} - LC_1\omega^2 \right) + C_1 \right]}$$

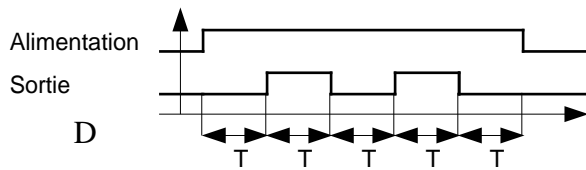
$$\underline{T} = \frac{1}{\left(1 + \frac{C_1}{C} - LC_1\omega^2 \right) + j\omega R_s C_1 C_2 \left(\frac{1}{C_1} + \frac{1}{C_2} + \frac{1}{C} - L\omega^2 \right)}$$

CQFD

II- Oscillateur astable à circuit RC. Relais temporisés électroniques.

1) Minuterie multifonction

a) clignotant : D (état initial repos) ou Di (état initial travail)



monostable : B (déclenché sur un front montant de la commande)

retard à l'enclenchement : Ad = retard par rapport à la commande (pas disponible sur TUR3 !) ou A = retard par rapport à la mise sous tension

b) Ac : C (impulsion de commande) → retard simple : R ≡ impulsion C retardée d'une durée T

Bw : C (impulsion de commande) → détecteur de fronts (↑ ou ↓) : R = impulsions de durée T

c) Fonction C

2) Clignotant

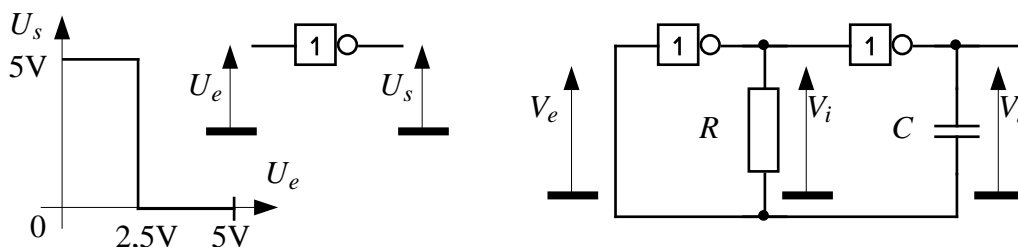
a) $T = 2,3 R_{tc} C_{tc} \Rightarrow 2,5 \cdot 10^{-5} < T < 2,5 \cdot 10^{-4} \text{ s}$

b) Entrées de programmation A et B mises à zéro ⇒ après multiplication par 8192 : $0,2\text{s} < T < 2\text{s}$

c) MR = 0 ⇒ Reset Interne = 1 (sans action dans le schéma)

3) $T \approx 2RC \ln 3 = 2,2 RC$

3) Oscillateur astable à portes CMOS



a) On considère des portes logiques de type NON supposées idéales. La tension d'alimentation est 5V. Soit V_d la valeur de la tension d'entrée pour laquelle la porte bascule (tension de seuil). On suppose : $V_d = 2,5\text{V}$. L'impédance d'entrée d'une porte est supposée infinie.

On donne les graphes (théoriques) de l'évolution des tensions V_e , V_i , V_s , en fonction du temps. On précise le schéma électrique équivalent pour chaque phase du fonctionnement.

La tension aux bornes du condensateur est : $V_c = V_e - V_s$, et le courant qui le traverse est : $i = C \frac{dV_c}{dt}$

Lorsque la tension V_s passe de 0 à 5V ou de 5V à 0, le condensateur transmet instantanément cette variation à V_e , car la tension V_c ne peut subir de discontinuité (sinon le courant serait infini).

Or le basculement a lieu lorsque $V_e = V_d = 2,5\text{V}$. Donc V_e passe respectivement de +2,5V à +7,5V ou de +2,5V à -2,5V.

Durant la première phase de fonctionnement (phase I), la tension V_e est la tension aux bornes du

condensateur (voir schéma), qui se charge sous 5V. Donc V_e augmente de $-2,5V$ (qui est la condition initiale de cette phase) vers $+5V$... mais cette phase prend fin dès que V_e atteint $+2,5V$.

La condition initiale de la phase II est alors $V_e = +7,5V$. Le circuit retournant à l'équilibre, V_e tend vers $0V$. Mais à son tour cette phase cesse dès que V_e franchit le seuil de $2,5V$.

b) On calcule la demi-période pendant la phase II par exemple à l'aide de l'équation $V_e(t)$:

$$V_e = 7,5e^{-\frac{t}{\tau}} \Rightarrow 2,5 = 7,5e^{-\frac{T}{2\tau}} \Rightarrow T = 2\tau \ln 3 \Leftrightarrow F \approx \frac{1}{2,2RC}$$

c) En réalité le circuit de protection des entrées des portes logique modifie ce fonctionnement théorique car les diodes empêchent la tension d'entrée V_e de devenir négative ou d'exceder la tension d'alimentation : V_e ne pouvant varier de $-2,5V$ à $+7,5V$, mais seulement de 0 à $5V$ (en fait un peu plus à cause de la tension directe des diodes), cela modifie la valeur théorique de la fréquence établie ci-dessus. Pour remédier à cette influence du circuit de protection sur l'évolution de V_e , on insère en série avec l'entrée qui reçoit la tension V_e une résistance de forte valeur dans le but de séparer cette entrée du circuit RC.

